

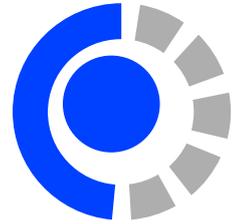
Trabajo práctico N° 6

Arquitectura y organización de computadoras

FECHA DE FINALIZACIÓN: 28 DE MAYO



Introducción a la computación
Departamento de Ingeniería de Computadoras
Facultad de Informática - Universidad Nacional del Comahue



Objetivo: Comprender la organización y el funcionamiento básico de una computadora simple. Se involucran conocimientos de los componentes hardware y sus interacciones para ejecutar instrucciones.

Recursos bibliográfico:

- *Andrew S. Tanenbaum*. Organización de computadoras: un enfoque estructurado. Cuarta edición, editorial Pearson Educación, 2000. ISBN 970-170-399-5.

Lectura obligatoria:

- Apuntes de cátedra. *Capítulo 6: Organización de Computadoras*. Disponible en: <https://se.fi.uncoma.edu.ar/ic/misc/apunteIC.pdf>

Organización de Computadoras

1. ¿Qué es la organización de una computadora y qué es su arquitectura?
2. ¿Cuáles son los componentes de una CPU? ¿Cuáles son los 4 componentes de una computadora?
3. ¿Qué diferencias existen entre los registros y la memoria principal?
4. Si una nueva arquitectura tiene instrucciones con 5 bits para el código de operación y 10 para el operando (donde en el caso de las instrucciones de carga y almacenamiento indican la dirección de la celda origen o destino) ¿Cuántas operaciones distintas puede tener como máximo ésta arquitectura? ¿Cuántas celdas de memoria puede tener?
5. Dados los cinco pasos básicos del ciclo de instrucción, indique que componente de la PC y de la CPU se ve involucrada en cada caso.
6. Se desea establecer el tamaño mínimo para una arquitectura que tiene 14 instrucciones distintas. Cada instrucción tiene tres operandos, y cada operando referencia una de las 512 celdas de memoria ¿Cuál es la cantidad mínima de bits que puede tener una instrucción?

Modelo Computacional Binario Elemental (MCBE)

Con respecto a la memoria de la *MCBE*, indique:

1. Cantidad de celdas de memoria.
2. Tamaño de una celda de memoria en *bits* y *bytes*.

3. Tamaño total en *bytes*.
4. Dirección de la primera y de última celda de memoria.
5. ¿Para qué se utilizan las direcciones **30** y **31**? ¿Qué dispositivos podrían conectarse en esas direcciones?

Práctica del Modelo Computacional Binario Elemental (MCBE)

Suponga la máquina *MCBE* en su estado inicial con contenido de memoria indicado en cada inciso (asuma por simplicidad que el resto de la memoria se inicializa en cero). Describir el efecto de la ejecución de cada una de las instrucciones del programa haciendo la traza de su ejecución. Luego explique en lenguaje natural cual es el resultado de la ejecución del programa.

1.

Dirección	Contenido binario
0	01000111
1	01111111
2	10001000
3	01100111
4	11100010
5	11011011
6	00100000
7	00000010
8	11111111

Ejemplo de Resolución:

(Se utiliza el símbolo "-" para indicar que no se produjo ningún cambio)

Búsqueda de la instrucción		Decodificación de la instrucción		Ejecución de la instrucción			
PC	IR	Cod. Op.	Operando	Acumulador	Memoria	Salida	PC
00000000	01000111	010	00111	00000010	-	-	00000001
00000001	01111111	011	11111	-	-	00000010	00000010
00000010	10001000	100	01000	00000001	-	-	00000011
00000011	01100111	011	00111	-	(00000111)←00000001	-	00000100
00000100	11100010	111	00010	-	-	-	00000101
00000101	11011011	110	11011	-	-	-	00000000
00000000	01000111	010	00111	00000001	-	-	00000001
00000001	01111111	011	11111	-	-	00000001	00000010
00000010	10001000	100	01000	00000000	-	-	00000011
00000011	01100111	011	00111	-	(00000111)←00000000	-	00000100
00000100	11100010	111	00010	-	-	-	00000110
00000110	00100000	001	00000	-	-	-	-

Descripción en lenguaje natural: El programa imprime 2 y 1, y luego termina su ejecución.

Repita el mismo procedimiento explicado para los siguientes enunciados:

2.

Dirección	Contenido binario
0	0100 0110
1	1010 1000
2	0110 0110
3	1010 0111
4	1110 0000
5	0010 0000
6	0000 1101
7	0000 1100
8	0000 0010

3.

Dirección	Contenido binario
0	01011110
1	10000101
2	10100110
3	01111111
4	00100000
5	00010100
6	00000101

4.

Dirección	Contenido binario
0	01011110
1	01100110
2	10000110
3	10100111
4	01111111
5	00100000
6	00000000
7	00000110

5.

Dirección	Contenido binario
0	01011110
1	10001011
2	01101011
3	01001001
4	10101010
5	01101001
6	11100010
7	11011001
8	00100000
9	00000100
10	00000001
11	00000000

Dirección	Contenido binario
0	01011110
1	01100111
2	01000110
3	10000111
4	01101000
5	00100000
6	00000101
7	00000000
8	00000000

Con respecto a la *CPU* de la *MCBE*, indique:

1. Registros y sus propósitos.
2. ¿Qué representación y tamaño (en *bits*) de números utilizan las instrucciones aritméticas?
¿Cuál es el rango de valores del acumulador?

Con respecto a las instrucciones ejecutadas por la *CPU* de la *MCBE*, indique:

1. ¿A qué distancia máxima puede “saltar” el control del programa?
2. ¿Puede el *MCBE* encontrar una instrucción que no sea capaz de decodificar?
3. ¿Qué pasa si el programa no contiene una instrucción *HLT*?

Anexo

Descripción del Modelo Computacional Binario Elemental (MCBE)

Memoria: consta de 32 posiciones de 8 bits. Las direcciones 0 a 29 corresponden a direcciones que pueden ser escritas y leídas. La dirección 30 es de **sólo lectura**, permite leer datos del dispositivo de entrada, por ejemplo un teclado. La dirección 31 es de **sólo escritura**, permite escribir datos en el dispositivo de salida, por ejemplo en una pantalla o una impresora.

Registro PC: registro de 8 bits, contiene la dirección de la próxima instrucción a ejecutar. Se inicializa en cero.

Registro IR: registro 8 bits donde se guarda la instrucción que se esta decodificando o ejecutando.

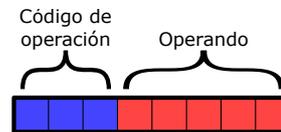
Registro acumulador: registro de 8 bits donde se almacena un número entero representado en *complemento a 2*.

Etiquetas predefinidas:

IN: dirección 30, entrada, dirección de solo lectura.

OUT: dirección 31, salida, dirección de solo escritura.

Instrucciones: de 8 bits, los 3 bits más significativos almacenan el código de operación, y los 5 menos significativos almacenan el operando.



Mnemónico/Dato	Código de operación <i>3 bits</i>	Operando <i>5 bits</i>	Descripción
LD	010	<i>dirección</i>	Memoria → Acumulador. Copia un byte desde la dirección de memoria al acumulador.
ST	011	<i>dirección</i>	Acumulador → Memoria. Copia el contenido del acumulador en esa dirección de memoria.
ADD	100	<i>dirección</i>	Suma. El contenido de la dirección se suma al acumulador, y el resultado se almacena en el acumulador.
SUB	101	<i>dirección</i>	Resta. El contenido de la dirección se resta al acumulador, y el resultado se almacena en el acumulador.
JMP	110	<i>desplazamiento</i>	Salto incondicional. Se suma (en complemento a 2) el desplazamiento al PC .
JZ	111	<i>desplazamiento</i>	Salto condicional. Si el acumulador es cero, se suma (en complemento a 2) el desplazamiento al PC , en caso contrario el PC se incrementa en uno.
HLT	001	<i>(sin uso)</i>	Detiene la maquina. No se ejecutan nuevas instrucciones. Los registros y la memoria quedan con el último valor que tenían.
NOP	000	<i>(sin uso)</i>	No operación. No tiene ningún efecto sobre el acumulador ni memoria. El PC se incrementa en uno.